

DOI:10.16136/j.joel.2023.04.0336

器件结构设计对异质结像素探测器性能的影响

宋鸿宇^{1,2}, 陶科^{1,2}, 李微^{1*}, 王博龙², 罗威², 贾锐²

(1. 天津理工大学 集成电路科学与工程学院, 天津 300384; 2. 中国科学院微电子研究所, 北京 100029)

摘要:像素探测器一直是高分辨率、高速率粒子跟踪的工作平台。本文以多晶硅/氧化硅(poly-Si/SiO₂)钝化接触异质结结构设计了硅像素探测器,为了实现探测器的超快响应,采用Silvaco TCAD对异质结硅像素探测器进行器件仿真,一方面研究了不同衬底厚度对载流子输运和收集的影响,另一方面研究了器件结构设计对异质结像素探测器击穿电压的影响。仿真结果表明:在相同的偏置电压下,较薄的硅衬底可以获得更强的漂移电场,从而提高器件对信号电荷的输运与收集速率,有利于提高探测器的时间响应。较小的保护环-有源区间距有利于提高器件的击穿电压,而在保护环-有源区间距较大的情况下,在有源区边缘设计金属场板结构,也能够有效提高器件的击穿电压,使探测器可以工作在较高电压下,从而提升探测器的响应速率。

关键词:硅像素探测器; 仿真模拟; 异质结; 快速响应

中图分类号: TL814 **文献标识码:** A **文章编号:** 1005-0086(2023)04-0337-07

Effect of device structure design on the performance of heterojunction pixel detector

SONG Hongyu^{1,2}, TAO Ke^{1,2}, LI Wei^{1*}, WANG Bolong², LUO Wei², JIA Rui²

(1. School of Integrated Circuit Science and Engineering, Tianjin University of Technology, Tianjin 300384, China;

2. Institute of Microelectronics of the Chinese Academy of Sciences, Beijing 100029, China)

Abstract: Pixel detector has always been the working platform of high-resolution and high-speed particle tracking. In this work, silicon pixel detector based on poly-Si/SiO₂ passivating contact heterojunction structure was designed. In order to obtain fast response of the pixel detectors, device simulation was performed using Silvaco TCAD. The influence of substrate thickness on the transportation and collection of signal carriers was studied. Meanwhile, the effect of device structure on the breakdown voltage of detectors was also researched. The simulation results showed that a stronger drift field can be built for the thinner substrate given the same bias voltage, thus a better carrier transportation and collection can be achieved, it helps to improve the time response of detectors. A narrow gap between the active region and the first guard ring was helpful for increasing the breakdown voltage. In the case of wide gap between the active region and the first guard ring, the breakdown voltage can also be improved by designing a field plate structure on the edge of the active region. As a result, the pixel detector can work under a large bias voltage and a fast response can be realized.

Key words: silicon pixel detector; simulation; heterojunction; fast response

0 引言

当前,半导体探测器^[1-3]被广泛应用于医疗、安检、工业探伤、环境核辐射监测、X射线通讯以

及科学检测等领域。X射线探测器是半导体探测器中很重要的组成部分。根据探测机制的不同,X射线探测器可以被分为直接型探测器和间接性探测器两类。间接性探测器以闪烁体为代表,包括

* E-mail: cliwei618@126.com; taoke@ime.ac.cn

收稿日期: 2022-05-24 修订日期: 2022-06-03

基金项目: 国家重点研发项目(2020YFB1506503, 2018YFB150050, 2018YFB1500200)、国家自然科学基金(62074165, 12035020, 52072399)和北京市自然科学基金(4192064, 1212015)资助项目

掺铊碘化钠、碘化铯, 锗酸铋及钙钛矿等, 具有价格便宜、稳定性高, 响应速度快等优点, 不足之处在于能量分辨率和空间分辨率较低。直接型探测器主要以半导体探测器为代表, 包括早期的面垒型探测器、硅 PIN 探测器^[4]、高纯锗探测器^[5]、硅漂移探测器^[6]、硅像素探测器^[7-9]及化合物半导体(碘化汞、碲化镉)等, 半导体探测器具有优异的能量分辨率而受到越来越多的关注。作为半导体探测器的一种, 硅像素探测器同时具有高能量分辨率、高响应速率和高粒子跟踪等特点, 除了被应用于 X 射线成像之外, 还被大量应用于粒子物理实验中。

常规的硅像素探测器采用高温氧化及离子注入等微电子工艺制备, 相比于金硅面垒型探测器, 漏电流得到有效控制, 能量分辨率也显著提高。随着钝化接触异质结技术的发展, 其优异的表面钝化特性和超浅结特点, 得到人们越来越多的重视^[10], 值得一提的是, 钝化接触异质结已经应用于晶体硅太阳能电池并大幅提高了太阳能电池的转换效率^[11]。同样是基于 PN 结的像素探测器, 如果采用钝化接触异质结技术来制备, 从理论上也可以获得优异的能量分辨率, 尤其是针对软 X 射线探测器, 其超浅结无疑是适合的。

本文基于 poly-Si/SiO_x 钝化接触异质结技术, 设计了硅像素探测器。采用 Silvaco TCAD 对 po-

lySi/SiO_x 异质结像素探测器进行器件仿真, 通过研究不同衬底厚度对电荷收集时间的影响以及器件结构设计对器件耐压性能的影响, 明确了实现超快响应的异质结硅像素探测器的设计方案。

1 器件结构与物理模型

图 1 所示为本次像素探测器仿真的器件结构示意图, 包括前表面有源区、有源区金属电极、3 个保护环、背面背场和背面金属电极。其中, 有源区和保护环由 P⁺ 掺杂的多晶硅薄膜^[12]和隧穿氧化层^[13]构成, 保护环与有源区间隔、保护环间隔均为氧化硅绝缘层。背场也由隧穿氧化层和 N⁺ 多晶硅薄膜构成。仿真涉及的探测器结构及材料性能参数如表 1 所示。

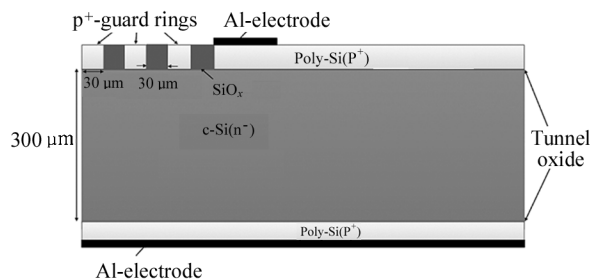


图 1 像素探测器仿真结构示意图

Fig. 1 Schematic diagram of pixel detector simulation structure

表 1 像素探测器仿真所涉及的参数

Tab. 1 Parameters involved in pixel detector simulation

Parameter		Numerical value
Wafer/N ⁻	Thickness	300—500 μm
	Doping concentration	1 × 10 ¹¹ cm ⁻³
	Minority carrier lifetime	1 500 μs
Silicon oxide film	Thickness	200 μm
	Tunneling oxide thickness	1 nm
	Dielectric constant	3.9
Poly-Si thin film (N ⁺ /P ⁺)	Band gap	1.08 eV
	Doping concentration	1 × 10 ²⁰ cm ⁻³
	Thickness	200 nm
	Electron affinity	4.17 eV
	Dielectric constant	11.8
Recombination rate	Polysilicon film surface	2 000 cm/s
	Interface between polysilicon and tunneling oxide film	500 cm/s
	Interface between silicon oxide film and silicon substrate	100 cm/s
Guard ring width		30 μm
The innermost guard ring is separated from the active area		25—200 μm
Field plate length		0—10 μm

为了研究像素探测器的耐压特性,本论文采用 Selb 碰撞电离模型 (Selberherr's impact ionization model), Selb 碰撞电离模型中电子和空穴的离化率方程为:

$$a_n = AN \exp \left[- \left(\frac{BN}{E} \right)^{BETAN} \right], \quad (1)$$

$$a_p = AP \exp \left[- \left(\frac{BP}{E} \right)^{BETAP} \right], \quad (2)$$

式中, E 为特定点沿电流方向的电场, 参数 AN 、 AP 、 BN 、 BP 、 $BETAN$ 和 $BETAP$ 采用 Overstraeten 和 De Man 的实验拟合值^[14], 其值如表 2 所示。

表 2 Overstraeten 和 De Man 的实验拟合值

Tab. 2 Experimental fitting values of Overstraeten and De Man

Parameter	Fitting value	Electric field intensity range
AN1	0.703×10^6	$1.75 \times 10^5 - 6.0 \times 10^5$
AN2	0.703×10^6	$1.75 \times 10^5 - 6.0 \times 10^5$
BN1	1.023×10^6	$1.75 \times 10^5 - 6.0 \times 10^5$
BN2	1.023×10^6	$1.75 \times 10^5 - 6.0 \times 10^5$
BETAN1	1	$1.75 \times 10^5 - 6.0 \times 10^5$
BETAN2	1	$1.75 \times 10^5 - 6.0 \times 10^5$
AP1	0.671×10^6	$4.0 \times 10^5 - 6.0 \times 10^5$
AP2	1.582×10^6	$1.75 \times 10^5 - 4.0 \times 10^5$
BP1	1.693×10^6	$4.0 \times 10^5 - 6.0 \times 10^5$
BP2	2.036×10^6	$1.75 \times 10^5 - 4.0 \times 10^5$
BETAP1	1	$4.0 \times 10^5 - 6.0 \times 10^5$
BETAP2	1	$1.75 \times 10^5 - 4.0 \times 10^5$

关于复合机制, 本文通过浓度依赖的少子寿命模型来计算 SRH (Shockley-Read-Hall) 复合^[15]. SRH 的复合速率由式(3)给出^[16]:

$$R_{SRH} = \frac{np - n_i^2}{\tau_p \left\{ n + n_i \exp \left(\frac{E_t}{kT} \right) \right\} + \tau_n \left\{ p + n_i \exp \left(- \frac{E_t}{kT} \right) \right\}}, \quad (3)$$

其中:

$$\tau_p = \frac{\tau_{p0}}{1 + \frac{N_{acceptor}}{5.0 \times 10^{16}}}, \quad (4)$$

$$\tau_n = \frac{\tau_{n0}}{1 + \frac{N_{donor}}{5.0 \times 10^{16}}}, \quad (5)$$

式中, τ_{p0} 与 τ_{n0} 分别为电子和空穴的寿命, $N_{acceptor}$ 与 N_{donor} 分别为受主和施主浓度, n_i 为本征载流子浓度, E_t 为陷阱能级, k 为玻尔兹曼常数, T 为绝对温度. 本文采用非局域带间隧穿模型来模拟载流子从硅衬底隧穿超薄氧化膜到达多晶硅层. 隧穿概率由式(6)给出:

$$T(E) = \exp \left(- 2 \int_{x_{start}}^{x_{end}} k(x) dx \right), \quad (6)$$

其中:

$$k(x) = \frac{k_e k_h}{\sqrt{k_e^2 + k_h^2}}, \quad (7)$$

$$k_e(x) = \frac{1}{\hbar} \sqrt{2m_0 m_e (E - E_c(x))}, \quad (8)$$

$$k_h(x) = \frac{1}{\hbar} \sqrt{2m_0 m_h (E_v(x) - E)}, \quad (9)$$

式中, m_0 为电子惯性质量, m_e 与 m_h 分别为电子和空穴的有效质量, $E - E_c(x)$ 为电子隧穿的势垒高度, $E_v(x) - E$ 为空穴隧穿的势垒高度, x_{start} 和 x_{end} 为隧穿的起点和终点. 此外, 本论文也将能带变窄效应、费米-狄拉克统计及电场依赖的迁移率模型考虑到仿真工作中, 尽可能使得仿真具有实际指导意义。

2 结果与讨论

要设计超快响应的像素探测器, 必须有效降低信号电荷的输运时间, 根据牛顿第二定律:

$$qE = ma, \quad (10)$$

$$t_r = \sqrt{\frac{2L}{a}} = \sqrt{\frac{2mL}{qE}} = L \sqrt{\frac{2m}{qV}}, \quad (11)$$

式中, a 为电子加速度, m 为电子质量, q 为电子电荷量, V 为偏置电压, L 为衬底厚度. 根据式(11)可以得知, 要使像素探测器具有更快的响应速率, 一方面可以减少电荷的漂移距离, 另一方面可以增大器件的偏置电压, 增强器件中的漂移电场强度. 因此就需要增强器件的耐压特性, 使其可以在较高的偏置电压下工作。

本文采用 Silvaco TCAD 模拟器首先研究了硅衬底厚度对像素探测器电场和载流子传输的影响. 探测器分别制备在厚度为 $500 \mu\text{m}$ 和 $300 \mu\text{m}$ 的硅衬底上, 采用 poly-Si/SiO_x 钝化接触形成器件的 P⁺、N⁺ 功能区, 像素探测器的有源区直径为 $150 \mu\text{m}$. 在像素区域周围设置了几个保护环. 单粒子事件用于模拟粒子的撞击, 其开始时间为 $1.00 \times 10^{-7} \text{s}$. 对于这两个样本, 电荷产生在 (300, 255) 位置附近. 像素探测器的偏置电压设置为 100 V. 图 2(a) 和 (b) 分别显示了 $500 \mu\text{m}$ 硅片和 $300 \mu\text{m}$ 硅片上像素探测器中电荷传输时间的变化. 可以看出, 电子和空穴在较薄的器件中迅速分离, 分离时间小于 0.6 ns, 而较厚器件分离时间为 1 ns. 由于电子的迁移率大于空穴的迁移率, 当电子被背电极收集时, 空穴仍在探测器中传输. 两种探测器的空穴传输距离相同 (约 $250 \mu\text{m}$), 对于较薄的探测器, 空穴到达前电极大约

需要 12 ns, 完全收集空穴大约需要 20 ns。相比之下, 对于较厚的探测器, 空穴到达前电极大约需要

20 ns。

图3模拟显示了具有不同衬底厚度的像素探测

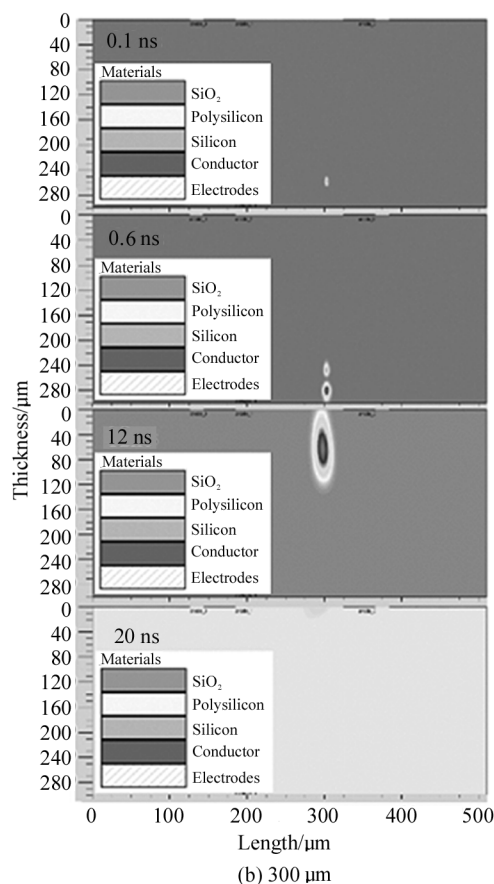
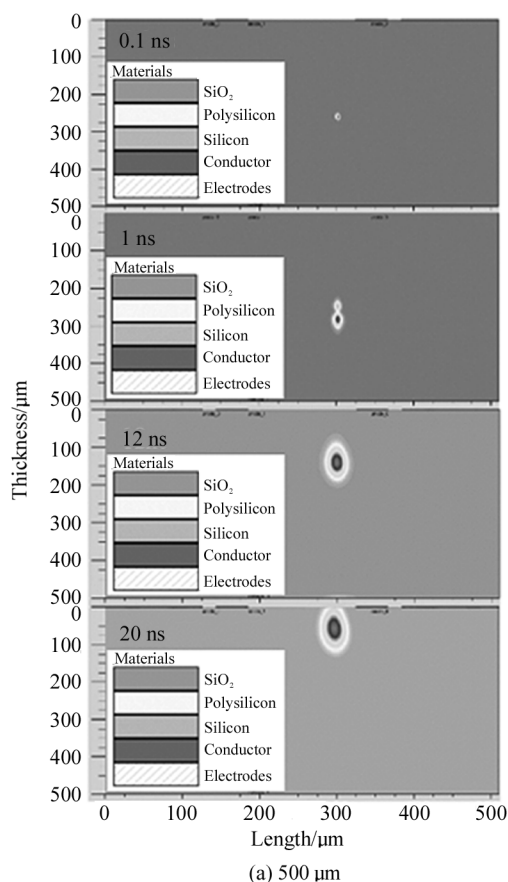


图2 模拟不同厚度像素探测器电荷收集时间变化

Fig. 2 Simulating the change of charge collection time of pixel detector with different thickness

器阳极电流随时间的变化。对于较薄的探测器(方形标记), 在 1.00×10^{-7} s 附近可以观察到一个强峰值。此峰值归因于电子的收集(由于传输距离很短)。在 1.10×10^{-7} s 附近有另一个峰值, 这是由于空穴的收集产生的。对于较厚的探测器(圆形标记), 电子收集没有明显的峰值, 在 1.25×10^{-7} s 附近可以观察到空穴电流峰值。通过比较阳极电流的时间演化, 还可以推断, 对于较薄的探测器, 载流子的传输速度更快。图4显示了像素探测器随体厚度变化的电场分布图。可以看出, 在较薄的探测器(圆形标记)中形成了较强的电场。在这种情况下, 生成的电子-空穴对可以更快地分离。同时, 分离的载流子可以快速地收集到两个电极上, 因此对于较薄的探测器, 可以获得更短的信号响应时间, 更好的能量分辨率。

为了探究器件表面结构对击穿电压的影响, 首先分别模拟了不同保护环-有源区间隔距离下探测器

的 $I-V$ 曲线。从图5可以发现探测器的击穿电压随着间隔距离的增大逐渐降低, 间隔在 $25 \mu\text{m}$ 时, 击穿电压约 825 V; 而间隔为 $200 \mu\text{m}$ 时, 击穿电压降到 375 V。

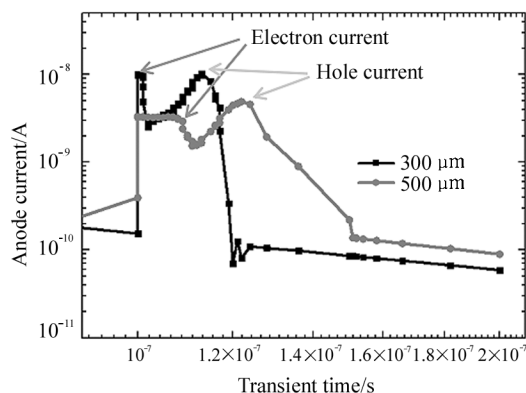


图3 模拟不同厚度像素探测器阳极电流随时间变化

Fig. 3 Simulating the variation of anode current of pixel detector with different thicknesses with time

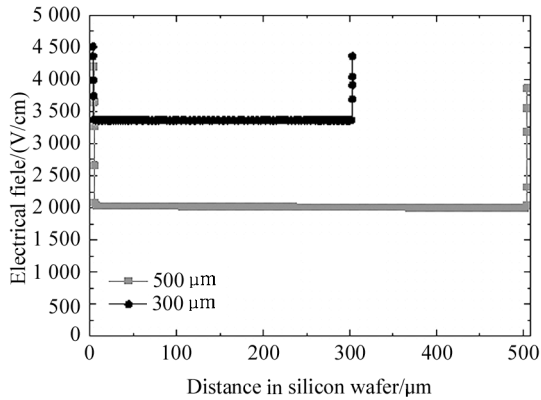
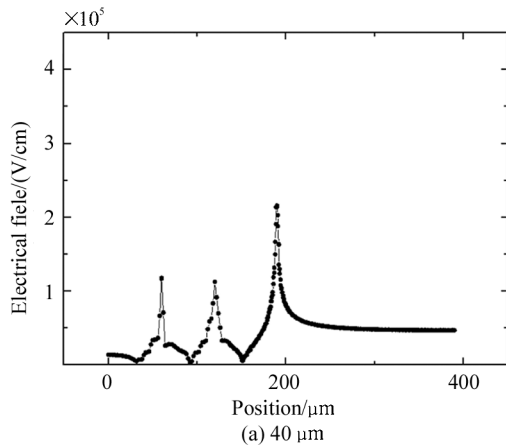


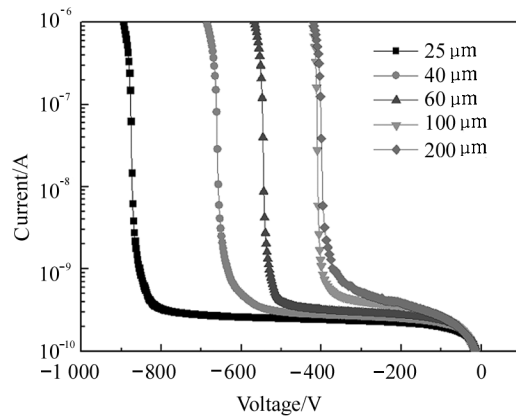
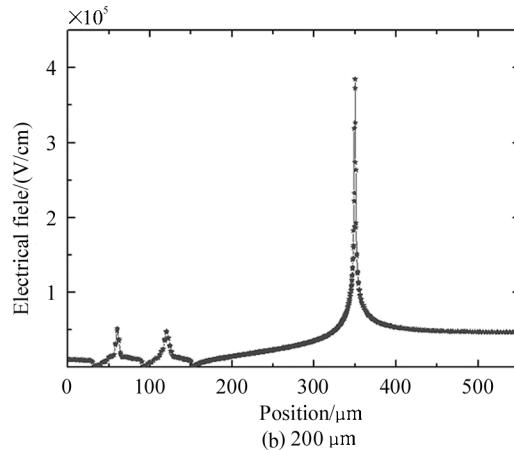
图4 不同衬底厚度像素探测器电场分布图

Fig. 4 Electric field distribution of pixel detector with different substrate thicknesses

当间隔距离比较小的时候,从图6可以看到有源区-保护环间的电场会扩展到第二、第三保护环,进而有效降低了第一保护环-有源区间的电场强度,使



(a) 40 μm

图5 不同保护环-有源区间距离对探测器 I - V 特性曲线的影响Fig. 5 Influence of different distances between guard ring and active area on detector I - V characteristic curves

(b) 200 μm

图6 不同保护环-有源区间距离下,硅衬底表面的电场分布

Fig. 6 The electric field distribution on the surface of silicon substrate under different distances between guard ring and active region

从图7中可以看到保护环-有源区间隔较小时,电势较为均匀地落在3个保护环上,而保护环-有源区间隔较大时,第一保护环与有源区间电势差高达400 V,因而在有源区边缘极容易发生雪崩击穿,这也是保护环-有源区间隔过大导致击穿电压较低的原因。

对于保护环-有源区间距较大的情况,通过在探测器表面设置场板结构,可以有效提高探测器的耐压特性。如图8所示,有源区与第一保护环间距设定为200 μm,此时探测器的击穿电压仅425 V。当场板长度仅0.5 μm时,探测器的击穿电压提高到470 V;当场板为2 μm时,探测器的击穿电压大幅提

得击穿电压得到有效提高,而保护环-有源区间隔为200 μm时,仅微弱的电场扩展到第二、第三保护环,有源区边缘的电场强度非常大,抗击穿能力较低。

高,达到645 V;而当场板长度增大到8 μm时,击穿电压最大,为755 V;进一步增大场板长度,探测器的击穿电压趋于饱和。

图9为不同场板长度下探测器的电场强度分布图,从图中可以看出,当没有场板结构(场板长度为0)时,电场最强区域分布在有源区边缘,因而这种情况下,探测器的击穿电压是最低的;当探测器引入场板结构后,电场最强区域逐渐向左移动,远离探测器有源区,使得探测器的耐压特性大幅提高,场板长度为2 μm时,探测器的击穿电压已经提高到645 V;进一步增大场板长度,硅衬底表面的电场强度进一步下降,与之对应的是探测器的抗击穿性能进一步提

高,在场板为 $8\ \mu\text{m}$ 时,击穿电压达到 $755\ \text{V}$ 。

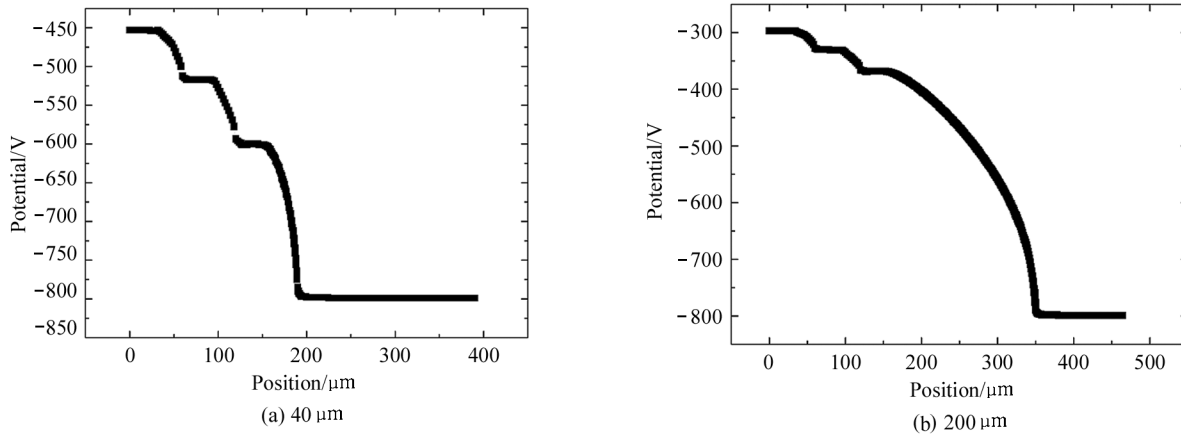


图7 平行于衬底表面的电势分布

Fig. 7 The distribution of potential obtained by cutline program along the substrate surface

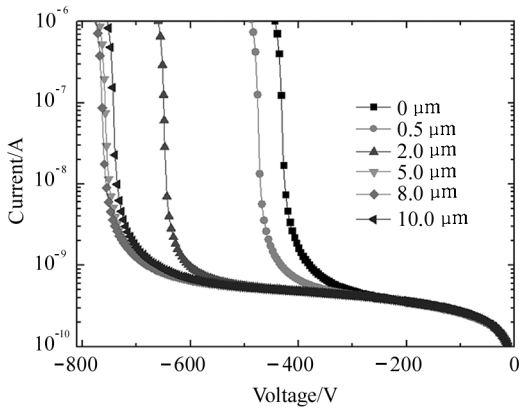


图8 不同场板长度条件下探测器的 I - V 曲线

Fig. 8 I - V curve of detector under different field plate length

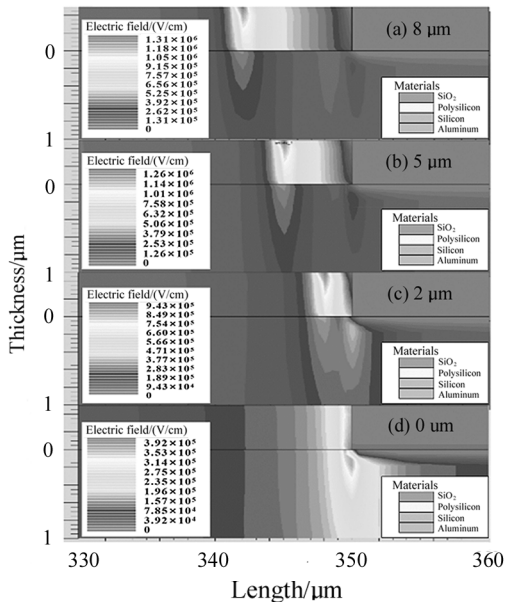


图9 场板长度对探测器中电场强度分布的影响

Fig. 9 The influence of the length of the field plate on the electric field intensity distribution in the detector

从图 10 中可以观察到,在没有场板结构时,衬底表面电场强度最强的位置位于有源区边缘,而随着场板长度的增大,电场强度最强电场开始左移,在长度分别为 $5\ \mu\text{m}$ 和 $8\ \mu\text{m}$ 时,电场强度最强处已经左移到金属电极边缘下方。上述结果表明,降低第一保护环与有源区间距或者在有源区边缘设计场板结构,均可以提高探测器的击穿电压。

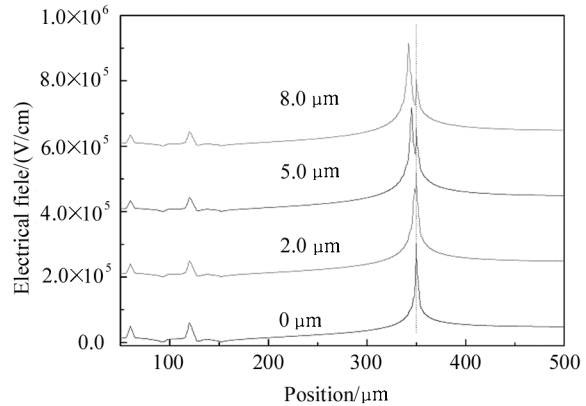


图10 硅衬底表面电场强度随场板长度的变化

Fig. 10 Variation of electric field intensity on the surface of silicon substrate with the length of field plate

3 结论

本文基于 Silvaco TCAD 模拟器,对异质结硅像素探测器结构对快速响应性能的影响进行了研究,研究了不同衬底厚度对电荷收集速率的影响。结果表明,在粒子入射后,较薄的器件具有更快的电子空穴分离速率和更短的电荷传输距离,相较于较厚器件的 $20\ \text{ns}$ 获得了更加短的信号响应时间 $12\ \text{ns}$ 。

同时针对像素探测器有源区与保护环结构对探测器耐击穿特性进行了研究。分别研究了不同保护

环-有源区间隔距离对探测器 I - V 特性曲线的影响。结果发现:探测器的击穿电压随着间隔距离的增大逐渐降低,在间隔 $25\ \mu\text{m}$ 时,击穿电压约 $825\ \text{V}$,而间隔为 $200\ \mu\text{m}$ 时,击穿电压降到了 $375\ \text{V}$ 。对于保护环-有源区间距较大的情况,通过在探测器表面设置场板结构,可以有效提高探测器的耐压特性。在场板长度增大到 $8\ \mu\text{m}$ 时,击穿电压最大,达到 $755\ \text{V}$,进一步增大场板长度,探测器的击穿电压趋于饱和。

结果表明,基于薄硅衬底上的异质结硅像素探测器拥有更快的信号响应速率,同时在有源区和保护环之间距离过大时,场板结构可以有效提升器件的耐高压特性,提高了探测器的击穿电压,可以使探测器工作在更高的工作电压下,保证了像素探测器的快速响应特性。

参考文献:

- [1] TAO K, CHEN S D, JIANG S, et al. Fabrication of silicon PIN diode with SiGe junction for soft X-ray detector using low-temperature technology[J]. *Radiation Physics and Chemistry*, 2022, 192: 109890.
- [2] LI B, TANG Y N, YAN X, et al. Plasmon-enhanced photo-response of deep-subwavelength GaAs NW photodetector[J]. *Optoelectronics Letters*, 2021, 17(7): 385-389.
- [3] ZENG C H, LIN W K, SUN Y H, et al. Silicon carbide and graphene based UV-IR dual-color detector[J]. *Optoelectronics Letters*, 2019, 15(3): 170-173.
- [4] KAUR H, KAUR H J, HOODA M K, et al. Electrical characteristics analysis of PIN detector with different doping concentration levels of N and P-type materials[J]. *Materials Today: Proceedings*, 2020, 28(1): 1879-1886.
- [5] DOS SANTOS J M F, MONTEIRO C M B. The response of high-purity germanium detectors to X-rays with energy in the region of the Ge K-absorption edge[J]. *Applied Radiation and Isotopes*, 2001, 55(3): 331-334.
- [6] JIANG S, JIA R, TAO K, et al. High-resistance voltage dividers fabricated by thin polysilicon films in silicon drift detectors[J]. *Journal of Materials Science: Materials in Electronics*, 2019, 30(7): 6617-6627.
- [7] SEIDEL S. Silicon strip and pixel detectors for particle physics experiments[J]. *Physics Reports*, 2019, 828: 1-34.
- [8] WEMES N. Pixel detectors... where do we stand? [J]. *Nuclear Instruments and Methods in Physics Research Section A: Accelerators, Spectrometers, Detectors and Associated Equipment*, 2019, 924: 44-50.
- [9] SAINI N, SRIVASTAVA A K, RAO K K, et al. Design and development of radiation hard p+n Si pixel detector for the next generation photon science experiment[C]//International Conference on Functional Materials and Simulation Techniques (ICFMST), June 7-8, 2019, Ajitgarh, India. Amsterdam: Elsevier, 2020, 26: 3466-3472.
- [10] HASCHKE J, DUPRE O, BOCCARD M, et al. Silicon heterojunction solar cells: Recent technological development and practical aspects-from lab to industry[J]. *Solar Energy Materials and Solar Cells*, 2018, 187: 140-153.
- [11] CHEN D M, CHEN Y, WANG Z, et al. 24.58% total area efficiency of screen-printed, large area industrial silicon solar cells with the tunnel oxide passivated contacts (i-TOPCon) design[J]. *Solar Energy Materials and Solar Cells*, 2020, 206: 110258.
- [12] MORISSET A, CABAL R, GRANGE B, et al. Highly passivating and blister-free hole selective poly-silicon based contact for large area crystalline silicon solar cells[J]. *Solar Energy Materials and Solar Cells*, 2019, 200: 109912.
- [13] ZHOU Y, TAO K, LIU A, et al. The impacts of LPCVD wrap-around on the performance of n-type tunnel oxide passivated contact c-Si solar cell[J]. *Current Applied Physics*, 2020, 20(7): 911-916.
- [14] VAN O R, DE M H. Measurement of the ionization rates in diffused silicon pn junctions[J]. *Solid-State Electronics*, 1970, 13(5): 583-608.
- [15] SHOCKLEY W, READ W T. Statistics of the recombinations of holes and electrons[J]. *Physical Review*, 1952, 87(5): 835-842.
- [16] FOSSUM J G, LEE D S. A physical model for the dependence of carrier lifetime on doping density in nondegenerate silicon[J]. *Solid-State Electronics*, 1982, 25(8): 741-747.

作者简介:

李微 (1979—), 女, 博士研究生, 教授, 博士生导师, 主要从事薄膜半导体器件方面的研究。